

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-320667

(43)Date of publication of application : 12.12.1997

(51)Int.Cl.

H01R 11/01
G01R 1/073
H01B 5/16

(21)Application number : 08-137026

(71)Applicant : JAPAN SYNTHETIC RUBBER CO
LTD

(22)Date of filing : 30.05.1996

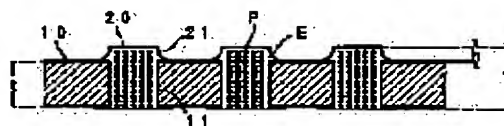
(72)Inventor : SHIMODA SUGIRO
TAKISHIMA KAZUO
KAWAHARA TETSUO

(54) ANISOTROPIC CONDUCTIVE SHEET

(57)Abstract:

PROBLEM TO BE SOLVED: To carry out positioning conformation at high precision of an electrode and a conductive circuit forming element by filling a large number of through holes formed in a rigid insulating frame plate in the thickness direction with insulating elastic polymer in which conductive particles are dispersed.

SOLUTION: A large number of through holes 11 in a pattern corresponding to an electrode pattern to be connected are formed in an insulating frame plate 10 having rigidity and 0.05-5mm thickness in the thickness direction. The through holes 11 of the frame plate 10 are filled with conductive circuit forming element 20 of insulating elastic polymer E in which 5-50 volume % of conductive magnetic particles P with 3-200 μ m particle size are dispersed in a manner the element 20 is projected out of the surface of the frame plate 10 by 0.1-2.0mm and thus a part 21 to be pressured is formed.



LEGAL STATUS

[Date of request for examination]

20.02.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

Best Available Copy

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-320667

(43) 公開日 平成9年(1997)12月12日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 R 11/01			H 0 1 R 11/01	K
G 0 1 R 1/073			G 0 1 R 1/073	F
H 0 1 B 5/16			H 0 1 B 5/16	

審査請求 未請求 請求項の数1 O L (全 8 頁)

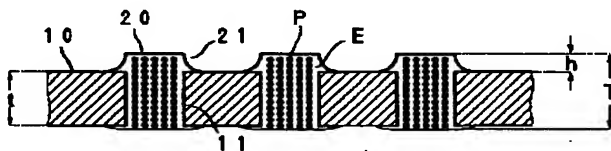
(21) 出願番号	特願平8-137026	(71) 出願人	000004178 日本合成ゴム株式会社 東京都中央区築地2丁目11番24号
(22) 出願日	平成8年(1996)5月30日	(72) 発明者	下田 杉郎 東京都中央区築地2丁目11番24号 日本合成ゴム株式会社内
		(72) 発明者	滝嶋 和夫 東京都中央区築地2丁目11番24号 日本合成ゴム株式会社内
		(72) 発明者	河原 哲夫 東京都中央区築地2丁目11番24号 日本合成ゴム株式会社内
		(74) 代理人	弁理士 大井 正彦

(54) 【発明の名称】 異方導電性シート

(57) 【要約】

【課題】 電気的接続作業において、接続すべき電極に対する位置合わせが容易で、温度変化による熱履歴などの環境の変化に対しても良好な電気的接続状態が安定に維持され、高い接続信頼性が得られる異方導電性シートを提供する。

【解決手段】 本発明の異方導電性シートは、それぞれ厚み方向に伸びる多数の貫通孔11が形成された、剛性を有する絶縁性のフレーム板21と、このフレーム板10の貫通孔11の各々に、当該貫通孔11内に充填された状態で一体的に設けられた、当該フレーム板10の表面から突出する被押圧部21を有する絶縁性弾性高分子体に導電性粒子が分散されてなる導電路形成素子20とよりなることを特徴とする。



【特許請求の範囲】

【請求項 1】 それぞれ厚み方向に伸びる多数の貫通孔が形成された、剛性を有する絶縁性のフレーム板と、このフレーム板の貫通孔の各々に、当該貫通孔内に充填された状態で一体的に設けられた、当該フレーム板の表面から突出する被押圧部を有する絶縁性弾性高分子体に導電性粒子が分散されてなる導電路形成素子とよりなることを特徴とする異方導電性シート。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、例えば電子部品などの回路素子相互間の電氣的接続やプリント基板の検査装置におけるコネクタとして好ましく用いられる異方導電性シートに関する。

【0002】

【従来の技術】 異方導電性エラストマーシートは、厚み方向にのみ導電性を示すもの、または厚み方向に加圧されたときに厚み方向にのみ導電性を示す加圧導電性導電部を有するものであり、ハンダ付けあるいは機械的嵌合などの手段を用いずにコンパクトな電氣的接続を達成することが可能であること、機械的な衝撃やひずみを吸収してソフトな接続が可能であることなどの特長を有するため、このような特長を利用して、例えば電子計算機、電子式デジタル時計、電子カメラ、コンピューターキーボードなどの分野において、回路素子、例えばプリント回路基板とリードレスチップキャリアー、液晶パネルなどとの相互間を電氣的に接続を達成するためのコネクタとして広く用いられている。

【0003】 また、プリント基板など回路基板の電氣的検査においては、検査対象である回路基板の一面に形成された被検査電極と、検査用回路基板の表面に形成された接続電極との電氣的な接続を達成するために、回路基板の被検査電極領域と検査用回路基板の接続電極領域との間に異方導電性エラストマーシートを介在させることが行われている。

【0004】 従来、このような異方導電性エラストマーシートとしては、種々の構造のものが知られており、例えば金属粒子をエラストマー中に均一に分散して得られるもの（特開昭 51-93393 号公報参照）、導電性磁性体粒子をエラストマー中に不均一に分布させることにより、厚み方向に伸びる多数の導電路形成部と、これらを相互に絶縁する絶縁部とが形成されてなるもの（特開昭 53-147772 号公報、特開昭 54-146873 号公報参照）、厚み方向に伸びる導電路形成部と絶縁部とよりなり、導電路形成部の表面と絶縁部の表面との間に段差が形成されたもの（特開昭 61-250906 号）が知られている。これらの中でも、導電路形成部の表面が絶縁部の表面より突出した状態で形成されてなる異方導電性エラストマーシートは、接続すべき電極が小さいピッチで配置されている回路基板などに対して

も、電極間の電氣的接続が高い信頼性で達成することができるため、好適である。

【0005】 而して、このような異方導電性エラストマーシートは、電氣的接続作業において、接続すべき電極と当該異方導電性エラストマーシートの導電路形成部との位置合わせが必要である。然るに、異方導電性エラストマーシートは、高い柔軟性を有するため、それ自体に大きな変形、たわみが生じやすく、また、シートの厚み方向のみならず面方向にも伸縮するため、導電路形成部の各々の位置関係を維持させた状態で電氣的接続作業を行うことができず、従って、高い精度で位置合わせが困難である、という問題がある。

【0006】 また、一旦は所望の位置合わせが実現された場合においても、温度変化による熱履歴の影響、すなわち熱膨張および熱収縮などの影響を受けた場合には、エラストマーの本質的な性質である大きな熱膨張係数が災いして、温度変化による位置ずれが生ずるために、安定な接続状態が維持されない、という問題がある。

【0007】

【発明が解決しようとする課題】 本発明は、以上のような事情に基づいてなされたものであって、その目的は、電氣的接続作業において、接続すべき電極に対する位置合わせが容易で、また、温度変化による熱履歴などの環境の変化に対しても良好な電氣的接続状態が安定に維持され、従って、高い接続信頼性が得られる異方導電性シートを提供することにある。

【0008】

【課題を解決するための手段】 本発明の異方導電性シートは、それぞれ厚み方向に伸びる多数の貫通孔が形成された、剛性を有する絶縁性のフレーム板と、このフレーム板の貫通孔の各々に、当該貫通孔内に充填された状態で一体的に設けられた、当該フレーム板の表面から突出する被押圧部を有する絶縁性弾性高分子体に導電性粒子が分散されてなる導電路形成素子とよりなることを特徴とする。

【0009】

【発明の実施の形態】 以下、本発明の異方導電性シートについて詳細に説明する。図 1 は、本発明の異方導電性シートの一例における要部の構成を示す説明用断面図である。この異方導電性シートにおいては、特定のパターンに従って厚み方向に伸びる多数の貫通孔 11 が形成された、剛性を有する絶縁性のフレーム板 10 が設けられている。このフレーム板 10 の貫通孔 11 における特定のパターンは、接続すべき電極のパターンと対掌のパターンである。このフレーム板 10 の貫通孔 11 の各々には、フレーム板 10 の表面から突出する被押圧部 21 を有する多数の導電路形成素子 20 が、当該貫通孔 11 内に充填された状態で一体的に設けられており、導電路形成素子 20 の各々は互いに実質的に独立した状態とされている。

10

20

30

40

50

【0010】この例の導電路形成素子20においては、フレーム板10の表面から突出する被押圧部21が、その上面から下方に向かうに従って大径となるよう形成されており、当該被押圧部21の下端の外径がフレーム板10の貫通孔11の内径より大きいものとされている。また、導電路形成素子20の下端部は、フレーム板10の裏面より僅かに突出しており、この突出した部分の外径がフレーム板10の貫通孔11の内径より大きいものとされている。

【0011】ここで、フレーム板10に要求される剛性の程度は、例えば以下のとおりである。図2に示すように、フレーム板10の両端部を支持した状態で、当該フレーム板10を水平に配置した場合において、重力によって生ずるフレーム板10のたわみaが、フレーム板10の幅bの30%以下である。

【0012】このようなフレーム板10を構成する材料としては、機械的強度が高く、絶縁性を有するものであれば特に限定されず、例えばポリイミド、ポリエステル、ポリアミド等の高い強度を有する樹脂材料、アルマイト処理されたアルミニウム、硬質ゴム、ガラス繊維補強型エポキシ樹脂やガラス繊維補強型ポリエステル等の複合樹脂材料などを用いることができるが、熱膨張性が小さい点で、アルマイト処理されたアルミニウム、ガラス繊維補強型エポキシ樹脂、ガラス繊維補強型ポリエステルが好ましい。

【0013】また、フレーム板10の厚みtの大きさは、当該異方導電性シートの全厚Tの5~90%、特に10~50%であることが好ましい。また、フレーム板10の厚みtの具体的な数値としては、0.05~5mm、特に0.1~2mmであることが好ましい。厚みtの大きさが過小の場合には、フレーム板10全体の剛性が低いものとなるため、得られる異方導電性シートはたわみが生じやすいものとなる。一方、厚みtが過大の場合には、当該フレーム板の影響により、導電路形成素子20における十分な加重歪み特性が得られない場合がある。

【0014】導電路形成素子20は、絶縁性の弾性高分子体E中に導電性磁性体粒子Pが分散されて構成され、好ましくは弾性高分子体E中に導電性磁性体粒子Pが厚み方向に並んだ状態に配向されており、この導電性磁性体粒子Pにより厚み方向に導電路が形成される。この導電路形成素子20は、厚み方向に加圧されて圧縮されたときに抵抗値が減少して導電路が形成される、加圧導電路形成素子とすることもできる。また、導電路形成素子20の導電路は、導電路形成素子20の厚み方向と垂直な断面において、その全領域にわたって形成されてもよく、その中央部のみ形成されていてもよい。

【0015】導電路形成素子20の弾性の程度は、例えば圧縮弾性率で $10^7 \sim 10^9 \text{ dynes/cm}^2$ であることが好ましい。

【0016】導電路形成素子20における弾性高分子体Eを構成する高分子物質としては、架橋構造を有する高分子物質が好ましい。かかる架橋高分子物質を得るために用いることができる硬化性の高分子物質用材料としては、例えばシリコーンゴム、ポリブタジエンゴム、天然ゴム、ポリイソプレン、スチレン-ブタジエン共重合体ゴム、アクリロニトリル-ブタジエン共重合体ゴム、エチレン-プロピレン共重合体ゴム、ウレタンゴム、ポリエステル系ゴム、クロロプレンゴム、エピクロロヒドリンゴム、軟質液状エポキシゴムなどが挙げられる。高分子物質用材料を架橋するために用いられる架橋剤は特に限定されるものではなく、一般的に使用される架橋剤を用いることができ、その使用量も一般的な使用量、例えば高分子物質用材料100重量部に対して3~15重量部であればよい。

【0017】導電路形成素子20における導電性磁性体粒子Pとしては、例えばニッケル、鉄、コバルトなどの磁性を示す金属の粒子若しくはこれらの合金の粒子、またはこれらの粒子に金、銀、パラジウム、ロジウムなどのメッキを施したもの、非磁性金属粒子若しくはガラスビーズなどの無機質粒子またはポリマー粒子にニッケル、コバルトなどの導電性磁性体のメッキを施したものなどが挙げられ、特に、接触抵抗が小さいなどの電気的特性の点で金メッキが施された金属粒子を用いることが好ましい。また、磁気ヒステリシスを示さない点から、導電性超常磁性体よりなる粒子も好ましく用いることができる。

【0018】また、導電性に支障を与えない範囲で、導電性磁性体粒子Pの表面がシランカップリング剤、チタンカップリング剤などのカップリング剤で処理されたものを適宜用いることができる。導電性磁性体粒子Pの表面がカップリング剤で処理されることにより、当該導電性磁性体粒子Pと硬化性の高分子物質材料との接着力が大きくなり、その結果、得られる導電路形成素子20は、繰り返しの使用における耐久性が高いものとなる。

【0019】また、導電性磁性体粒子Pの粒径は、3~200 μm であることが好ましく、特に、10~100 μm であることが好ましい。これにより、形成される導電路形成素子20は加圧変形が容易なものとなり、当該導電路形成素子20において導電性磁性体粒子P間に十分な電気的な接触が得られる。

【0020】導電路形成素子20における導電性磁性体粒子Pの割合は、体積分率で5~50%、特に5~20%であることが好ましい。形成すべき導電路形成素子20を加圧導電路形成素子とする場合において、導電性磁性体粒子Pの割合が大きいときには、加圧が小さいときにも確実に所期の電気的接続を達成することができる。

【0021】導電路形成素子20における被押圧部21の突出高さhは、0.1~2.0mmであることが好ましい。また、導電路形成素子20における被押圧部21

10

20

30

40

50

の突出高さ h は、当該異方導電性シートの全厚 T の30%以上、特に30~80%であることが好ましい。このような条件が充足されることにより、接続すべき電極と導電路形成素子20との電氣的接続が確実に達成されると共に、当該導電路形成素子20に作用される加圧力が変化した場合にも、それによる導電路形成素子20の導電性の変化が十分に小さく抑制される。

【0022】上記の構成の異方導電性シートによれば、その骨格を構成するフレーム板10が剛性を有するものであるため、変形やたわみが極めて小さく、しかも、フレーム板10によって導電路形成素子20の各々が一体的に保持されているため、導電路形成素子20の各々の位置関係が常に一定の状態に維持され、その結果、電氣的接続作業において、接続すべき電極と導電路形成素子20との位置合わせを高い精度で容易に行うことができる。

【0023】また、フレーム板10を構成する材料として熱膨張性の小さいものを用いることにより、異方導電性シート全体の温度変化に対する熱変形が小さいものとなり、その結果、温度変化による熱履歴などの環境の変化に対しても良好な電氣的接続状態を安定に維持することができるので、高い接続信頼性が得られる。

【0024】また、フレーム板10が剛性を有すると共に、導電路形成素子20には、フレーム板10の表面から突出する被押圧部21が形成されているので、接続すべき電極と導電路形成素子20との電氣的接続を確実に達成することができる。

【0025】更に、導電路形成素子20の各々は、互いに実質的に独立した状態でかつフレーム板10によって互いに絶縁された状態で設けられているので、高い分解能で電氣的接続を達成することができる。

【0026】上記のような異方導電性シートは、強磁性体よりなる特定の金型を用いてフレーム板10の貫通孔11内に導電路形成素子20を形成することにより、製造することができる。

【0027】図3は、導電路形成素子20を形成するために用いられる金型の一例における要部の構成を示す説明用断面図であり、この金型は、磁性金属材料よりなる一方の型（以下、「上型」という。）30と、これと対となる磁性金属材料よりなる他方の型（以下、「下型」という。）40とにより構成されている。上型30の下面には、それぞれ下方に突出する複数の凸部31がフレーム板10の貫通孔11における特定のパターンと対掌なパターンに従って形成されており、下型40の上面には、それぞれ上方に突出する複数の凸部41がフレーム板10の貫通孔11における特定のパターンと同一のパターンに従って形成されている。

【0028】上型30および下型40を構成する磁性金属材料としては、鉄、鉄-ニッケル合金、鉄-コバルト合金、ニッケル、コバルトなどを用いることができる。

上型30の凸部31における突出高さ $H1$ および下型40の凸部41における突出高さ $H2$ は、それぞれ0.1~2.0mmであることが好ましい。

【0029】そして、このような金型を用いて次のようにして導電路形成素子20が形成される。まず、硬化処理によって絶縁性の弾性高分子物質となる高分子物質用材料中に導電性磁性体粒子を分散させて、流動性の混合物よりなる導電路形成素子用材料を調製する。

【0030】一方、図4に示すように、下型40の上面に、例えばポリエチレンテレフタレートよりなる支持フィルム45を配置し、この支持フィルム45上に、フレーム板10を、貫通孔11の各々が対応する下型40の凸部41上に位置されるよう配置する。そして、このフレーム板10の表面上に導電路形成素子用材料を塗布することにより、図5に示すように、当該フレーム板10の貫通孔11内に導電路形成素子用材料が充填された状態の導電路形成素子用材料層25を形成する。

【0031】導電路形成素子用材料層25を形成する手段としては、導電路形成素子用材料をスクリーン印刷することにより形成する手段を好適に用いることができる。また、導電路形成素子用材料層25は、フレーム板10の貫通孔11内に充填された状態であれば、フレーム板10の表面の全領域にわたって形成されていてもよく、また、フレーム板10の貫通孔11におけるパターンと同一のパターンの開口部を有するスクリーン印刷用マスクを用いることにより、フレーム板10の貫通孔11を含む領域にのみ選択的に形成されていてもよい。また、導電路形成素子用材料層25の形成においては、導電路形成素子用材料がフレーム板10の貫通孔11の下端からはみだして当該フレーム板10と支持フィルム45との間の間隙 K 内に進入するが、この間隙 K の厚みよりも導電性磁性体粒子の粒径が十分に大きいため、当該間隙 K 内には、實際上、導電路形成素子用材料における導電性磁性体粒子以外の材料が進入することとなる。

【0032】このようにして形成された導電路形成素子用材料層25上に、図6に示すように、例えばポリイミド樹脂よりなるカバーフィルム46を、導電路形成素子用材料層25の表面から離間させてギャップ G を形成させた状態で配置し、このカバーフィルム46上に、上型30を、凸部31の各々が対応するフレーム板10の貫通孔11上に位置されるよう配置する。

【0033】そして、導電路形成素子用材料層25に、磁場を上下方向に作用させることにより、上型30の凸部31と下型40の凸部41との間に、導電性磁性体粒子を集合させると共に、当該導電性磁性体粒子を導電路形成素子用材料層25の厚み方向に配向させる。

【0034】具体的には、図7に示すように、上型30の上面および下型40の下面に電磁石47、48を配置してこの電磁石47、48を動作させることにより、上型30の凸部31からこれに対応する下型40の凸部4

1に向かう方向に平行磁場が作用し、その結果、導電路形成素子用材料層 25 中に分散されていた導電性磁性体粒子が、上型 30 の凸部 31 とこれに対応する下型 40 の凸部 41 との間の位置に集合し、更に厚み方向に配向する。而して、導電路形成素子用材料層 25 とカバーフィルム 46 との間にはギャップ G が存在するため、導電性磁性体粒子の移動集合によって高分子物質用材料も同様に移動する結果、上型 30 の凸部 31 の各々の下方に位置する部分の高分子物質用材料が隆起し、これにより、導電路形成素子用材料層 25 は、上型 30 の凸部 31 の各々の下方の位置において上方に突出した状態とされる。

【0035】そして、この状態において、例えば加熱して導電路形成素子用材料層 25 を硬化処理することにより、図 8 に示すように、フレーム板 10 の貫通孔 11 の各々に当該フレーム板 10 の表面から突出した状態の導電路形成素子 20 が形成され、以て、図 1 に示す構成の異方導電性シートが製造される。

【0036】以上において、導電路形成素子用材料層 25 の硬化処理は、平行磁場を作用させたままの状態で行うことが好ましいが、平行磁場の作用を停止させた後に行うこともできる。導電路形成素子用材料層 25 に作用される平行磁場の強度は、上型 30 の凸部 31 と下型 40 の凸部 41 との間において、平均で 200～1000 ガウスとなる大きさが好ましい。

【0037】導電路形成素子用材料層 25 の硬化処理は、使用される材料によって適宜選定されるが、通常、熱処理によって行われる。具体的な加熱温度及び加熱時間は、導電路形成素子用材料層 25 の高分子物質用材料の種類、導電性磁性体粒子の移動に要する時間などを考慮して適宜選定される。例えば、高分子物質用材料が室温硬化型シリコンゴムである場合に、硬化処理は、室温で 24 時間程度、40℃で 2 時間程度、80℃で 30 分間程度で行われる。

【0038】図 9 は、本発明の異方導電性シートの他の例における要部の構成を示す説明用断面図である。この異方導電性シートにおいては、図 1 に示す異方導電性シートと同様にして、剛性を有する絶縁性のフレーム板 10 の貫通孔 11 の各々に、多数の導電路形成素子 20 が、当該貫通孔 11 内に充填された状態で一体的に設けられており、導電路形成素子 20 の各々は互いに実質的に独立した状態とされている。

【0039】この例の導電路形成素子 20 においては、その中央部に、導電性磁性体粒子 P の充填密度が高い厚み方向に伸びる高密度部分 22 が形成され、この高密度部分 22 の周辺には、当該高密度部分 22 よりも導電性磁性体粒子 P の充填密度が低い厚み方向に伸びる低密度部分 23 が形成されており、高密度部分 22 には、被押圧部 21 において低密度部分 23 の上面から突出した状態の突出部 24 が形成されている。この高密度部分 22

においては、好ましくは導電性磁性体粒子 P が厚み方向に並んだ状態に配向されており、厚み方向に導電路が形成される。

【0040】高密度部分 22 における突出部 24 の突出高さ h1 は、0.01～0.5 mm であることが好ましい。また、高密度部分 22 における突出部 24 の外径 d1 は、低密度部分 23 を含む被押圧部 21 の上面全体の径 d の 30～80%、特に 50～70% であることが好ましい。

【0041】上記の構成の異方導電性シートによれば、図 1 に示す構成の異方導電性シートと同様の効果が得られると共に、更に以下の効果が得られる。導電路形成素子 20 における導電路を形成する高密度部分 22 には、低密度部分 23 の上面から突出する突出部 24 が形成されており、この突出部 24 の外径を十分に小さくすることができ、導電路形成素子 20 の各々には、バラツキが少なく、良好な加重-歪み特性が得られ、その結果、接続すべき電極と導電路形成素子 20 との電気的接続を高い制度で確実に達成することができる。しかも、高密度部分 22 の周辺には、導電性磁性体粒子の充填密度の低い低密度部分 23 が形成されており、この低密度部分 24 は十分に柔軟で高い可変形性を有するため、高密度部分 22 の突出部 24 を加圧したときには、当該突出部 24 にかかる力が緩和され、その結果、繰り返し使用したときにも、導電路形成素子 20 に早期に故障が生じることがなくて優れた耐久性が得られる。

【0042】また、高密度部分 22 の突出部 24 の外径を十分に小さくすることにより、接続すべき電極の面積が小さく、しかも、その周囲に当該電極よりも高く突出した例えばレジスト硬化物よりなる絶縁層が形成されている場合においても、安定した電気的接続を達成することができる。

【0043】上記の異方導電性シートは、特定の金型を用いることにより、以下のようにして製造することができる。図 10 は、図 9 に示す異方導電性シートにおける導電路形成素子 20 を形成するために用いられる金型の一例における要部の構成を示す説明用断面図であり、この金型は、磁性金属材料よりなる基盤 33 およびこの基盤 33 の下面に設けられた絶縁性材料よりなる成形盤 35 を有する上型（一方の型）32 と、これと対となる磁性金属材料よりなる下型（他方の型）40 とにより構成されている。

【0044】上型 32 における基盤 33 の下面には、それぞれ下方に突出する複数の凸部 34 がフレーム板 10 の貫通孔 11 における特定のパターンと対掌なパターンに従って形成されており、成形盤 35 の上面には、基盤 33 の凸部 34 の各々に対応する凹部 36 が形成され、成形盤 35 の下面には、形成すべき導電路形成素子 20 の高密度部分 22 における突出部 24 に対応する複数の凹部 37 が形成されている。一方、下型 40 の上面に

は、それぞれ上方に突出する複数の凸部 4 1 がフレーム板 1 0 の貫通孔 1 1 における特定のパターンと同一のパターンに従って形成されている。

【0045】そして、このような金型を用いて次のようにして導電路形成素子 2 0 が形成される。下型 4 0 の上面に、例えばポリエチレンテレフタレートよりなる支持フィルム 4 5 を配置し、この支持フィルム 4 5 上に、フレーム板 1 0 を、貫通孔 1 1 の各々が対応する下型 4 0 の凸部 4 1 上に位置されるよう配置する（図 4 参照）。そして、このフレーム板 1 0 の表面上に導電路形成素子用材料を塗布することにより、当該フレーム板 1 0 の貫通孔 1 1 内に導電路形成素子用材料が充填された状態の導電路形成素子用材料層 2 5 を形成する（図 5 参照）。このようにして形成された導電路形成素子用材料層 2 5 上に、図 1 1 に示すように、上型 3 2 を、導電路形成素子用材料層 2 5 の表面から離間させてギャップ G を形成させた状態で、成形盤 3 5 における凹部 3 7 の各々が対応するフレーム板 1 0 の貫通孔 1 1 上に位置されるよう配置する。

【0046】そして、図 1 2 に示すように、上型 3 2 の上面および下型 4 0 の下面に電磁石 4 7、4 8 を配置してこの電磁石 4 7、4 8 を動作させることにより、上型 3 2 における基盤 3 3 の凸部 3 4 から下型 4 0 の凸部 4 1 に向かう方向に平行磁場が作用し、その結果、導電路形成素子用材料層 2 5 中に分散されていた導電性磁性体粒子が、上型 3 2 における基盤 3 3 の凸部 3 4 と下型 4 0 の凸部 4 1 との間の位置に集合し、更に大きい平行磁場が作用する成形盤 3 5 の凹部 3 7 の下方位置に集合すると共に、厚み方向に配向する。

【0047】而して、導電路形成素子用材料層 2 5 と上型 3 2 との間にはギャップ G が存在するため、導電性磁性体粒子の移動集合によって高分子物質用材料も同様に移動する結果、上型 3 2 における基盤 3 3 の凸部 3 4 の各々の下方に位置する部分の高分子物質用材料が隆起し、これにより、導電路形成素子用材料層 2 5 は、上型 3 2 における基盤 3 3 の凸部 3 4 の各々の下方の位置において上方に突出した状態とされ、更に導電性磁性体粒子が成形盤 3 5 の凹部 3 7 の下方位置に移動集合することにより、導電路形成素子用材料層 2 5 が成形盤 3 5 の凹部 3 7 内に進入した状態に突出する。

【0048】そして、この状態において、導電路形成素子用材料層 2 5 を硬化処理することにより、図 1 3 に示すように、フレーム板 1 0 の貫通孔 1 1 の各々に当該フレーム板 1 0 の表面から突出した状態の導電路形成素子 2 0 が形成され、以て、図 8 に示す構成の異方導電性シートが製造される。

【0049】

【発明の効果】本発明の異方導電性シートによれば、その骨格を構成するフレーム板が剛性を有するものであるため、たわみが極めて小さく、しかも、フレーム板によ

って導電路形成素子の各々が保持されているため、導電路形成素子の各々の位置関係が常に一定の状態に維持され、その結果、電氣的接続作業において、接続すべき電極と導電路形成素子との位置合わせを高い精度で容易に行うことができる。

【0050】また、フレーム板を構成する材料として熱膨張性の小さいものを用いることにより、異方導電性シート全体の温度変化に対する熱変形が小さいものとなり、その結果、温度変化による熱履歴などの環境の変化に対しても良好な電氣的接続状態を安定に維持することができるので、高い接続信頼性が得られる。

【0051】また、フレーム板が剛性を有すると共に、導電路形成素子には、フレーム板の表面から突出する被押圧部が形成されているので、接続すべき電極と導電路形成素子との電氣的接続を確実に達成することができる。

【図面の簡単な説明】

【図 1】本発明の異方導電性シートの一例における要部の構成を示す説明用断面図である。

【図 2】フレーム板に要求される剛性の程度を示す説明図である。

【図 3】導電路形成素子を形成するための金型の一例を示す説明用断面図である。

【図 4】下型の上面に支持フィルムを介してフレーム板を配置した状態を示す説明用断面図である。

【図 5】フレーム板に導電路形成素子用材料層を形成した状態を示す説明用断面図である。

【図 6】導電路形成素子用材料層上にカバーフィルムを介して上型を配置した状態を示す説明用断面図である。

【図 7】導電路形成素子用材料層に平行磁場を作用させた状態を示す説明用断面図である。

【図 8】フレーム板の貫通孔の各々に導電路形成素子が形成された状態を示す説明用断面図である。

【図 9】本発明の異方導電性シートの他の例における要部の構成を示す説明用断面図である。

【図 10】図 9 に示す異方導電性シートにおける導電路形成素子を形成するための金型の一例を示す説明用断面図である。

【図 11】導電路形成素子用材料層上に上型を配置した状態を示す説明用断面図である。

【図 12】導電路形成素子用材料層に平行磁場を作用させた状態を示す説明用断面図である。

【図 13】フレーム板の貫通孔の各々に導電路形成素子が形成された状態を示す説明用断面図である。

【符号の説明】

1 0	フレーム板	1 1	貫通孔
2 0	導電路形成素子	2 1	被押圧部
2 2	高密度部分	2 3	低密度部分
2 4	突出部		
2 5	導電路形成素子用材料層		

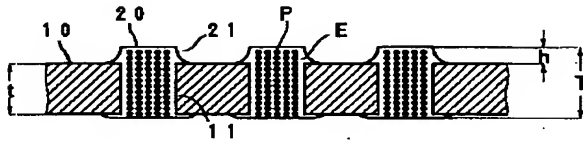
11

12

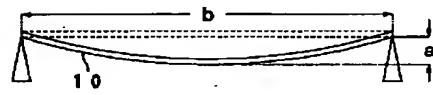
- 30, 32 一方の型 31 凸部
 33 基盤 34 凸部
 35 成形盤 36 凹部
 37 凹部 40 他方の型

- 41 凸部 45 支持フィルム
 46 カバーフィルム 47, 48 電磁石
 E 弾性高分子体 P 導電性磁性体粒子
 G ギャップ K 間隙

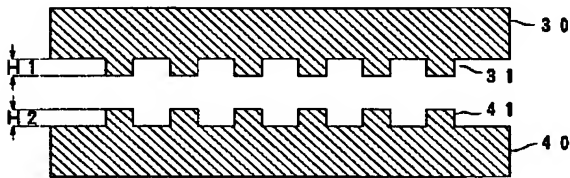
【図1】



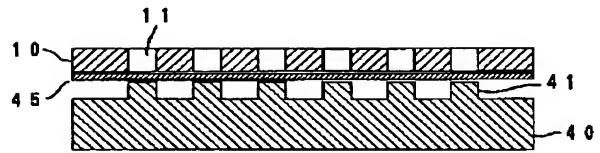
【図2】



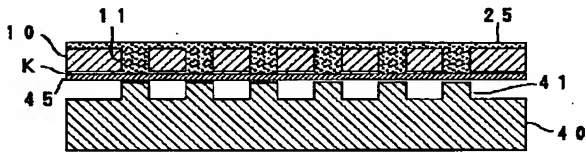
【図3】



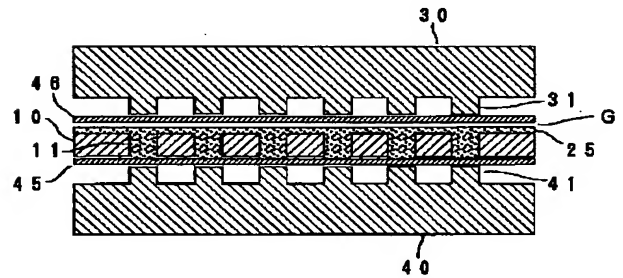
【図4】



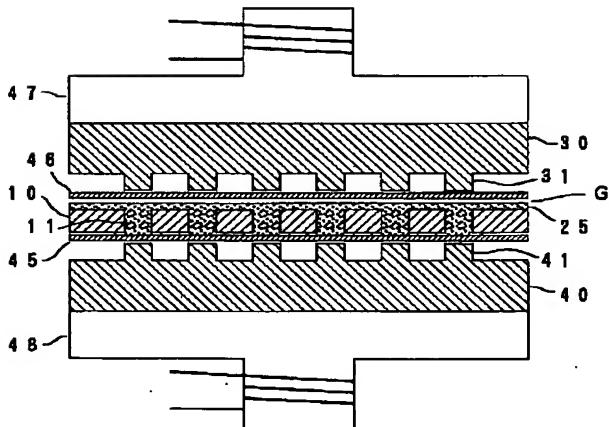
【図5】



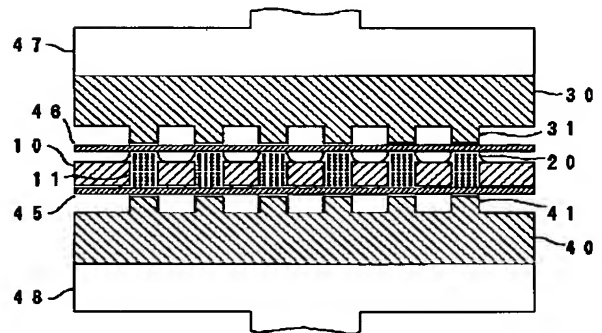
【図6】



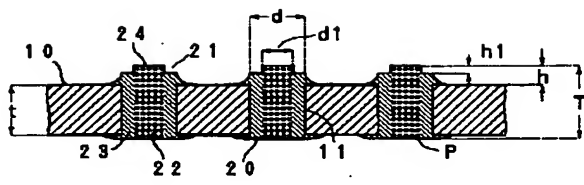
【図7】



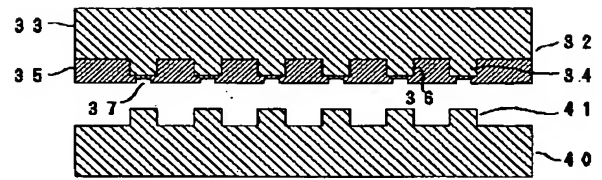
【図8】



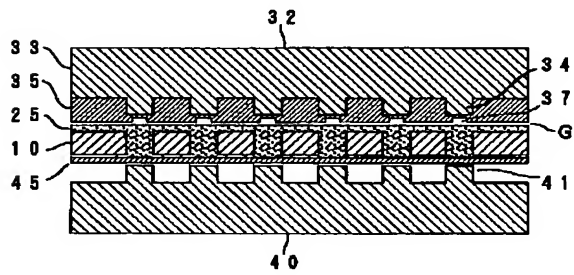
【図 9】



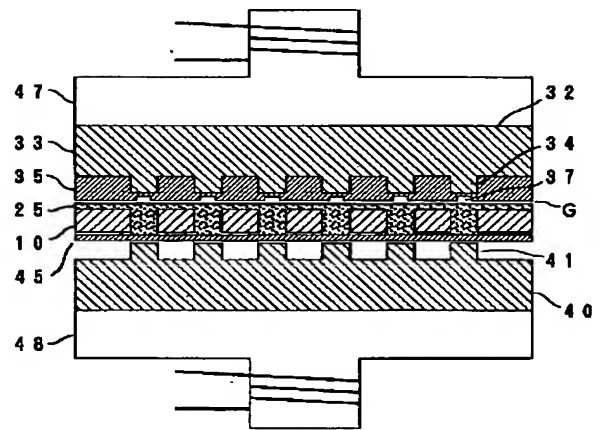
【図 10】



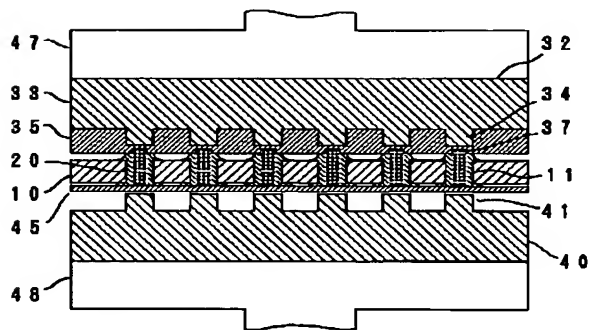
【図 11】



【図 12】



【図 13】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.